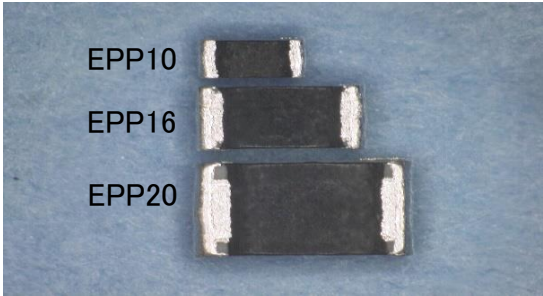


Model No.
EPP**

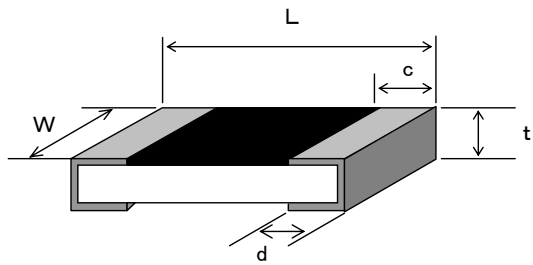
静電気保護素子

■特徴

- ・表面実装可能な静電気保護用のチップ部品です。
- ・信号ラインとGND間に設置することで、瞬時にESDを抑制し、回路を保護します。
- ・アンテナ周辺機器、HDMI(高速信号ライン規格)端子を有するデジタル機器などに使用されます。
- ・超低静電容量特性により高速伝送通信路で使用する場合において信号ロスが極めて小さい。



■外形寸法



(単位:mm)					
品名	L	W	t	c	d
EPP10	1.00±0.10	0.50±0.05	0.40±0.10	0.20±0.10	0.25±0.10
EPP16	1.60±0.15	0.80+0.20/-0.10	0.55±0.10	0.25±0.20	0.25±0.20
EPP20	2.00+0.20/-0.10	1.25+0.20/-0.10	0.55±0.10	0.40±0.20	0.40±0.20

■仕様

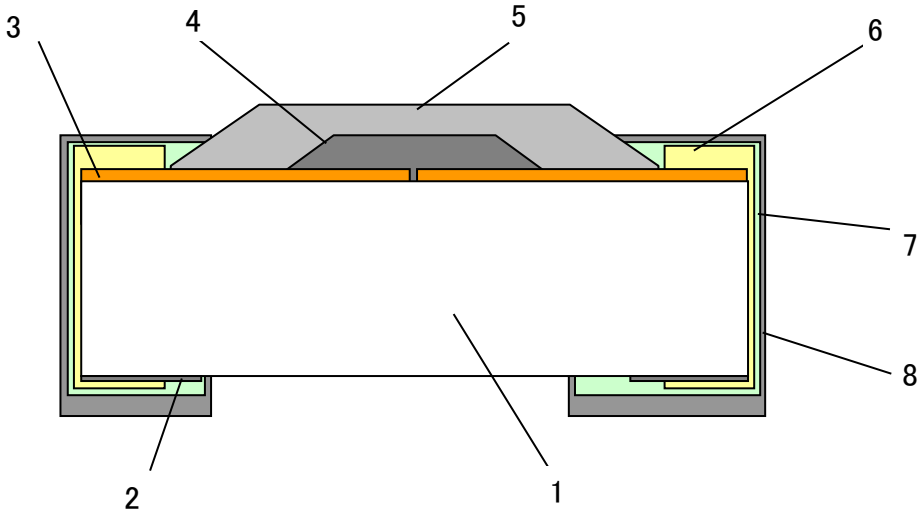
試験条件:IEC-61000-4-2に準拠 15kV気中放電(20回)

項目	EPP10	EPP16	EPP20
ピーク電圧	600V以下 (900V以下)	700V以下 (900V以下)	900V以下
ピーク電流	20A以上	20A以上	20A以上
絶縁抵抗	10MΩ以上	10MΩ以上	10MΩ以上
静電容量	0.3pF以下 (0.11pF typ.)	0.3pF以下 (0.16pF typ.)	0.3pF以下 (0.20pF typ.)
ESD耐量	15kV(気中放電)	15kV(気中放電)	15kV(気中放電)

()内は2回目印加以降

■構造

No.	構成部名称
1	セラミック基板
2	裏面電極
3	表面電極
4	ESD吸収材
5	保護コート
6	側面電極
7	Niメッキ
8	Snメッキ

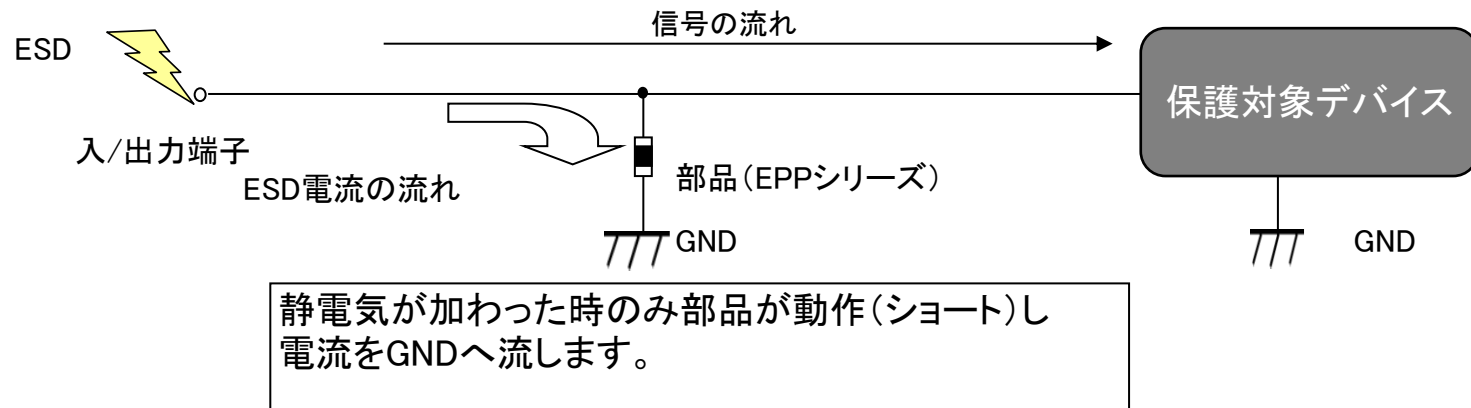


■ESDとは

ESDとは、Electro-Static-Dischargeの略で、静電気放電を意味します。

波形のピーク電圧が数kV、波形の立ち上がり速度が数nsecと非常に高い電圧が短時間にかかる特徴があります。

■使用例



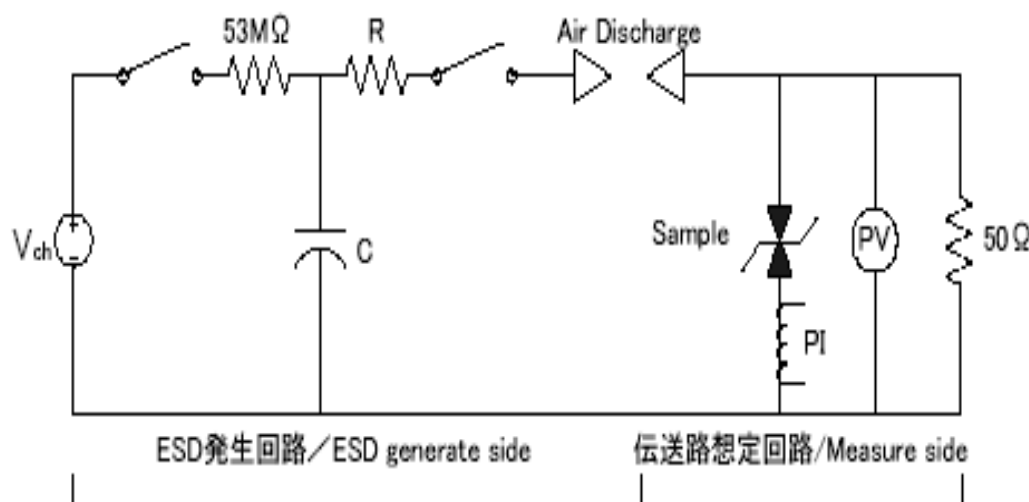
非動作時: 低静電容量かつ高絶縁抵抗を維持するため、高周波信号を扱う回路においても通過信号に与える影響は皆無です。
動作時: 静電気印加時は内部放電により瞬時にESD電流をバイパスし、対象素子を保護します。

■静電気印加試験についての説明

試験方法/条件: IEC-61000-4-2に準拠 15kV気中放電

ESDを気中放電にて印加し、その際の静電気保護素子両端のピーク電圧、ピーク電流を測定する。その後、静電気保護素子の電極間にDC15V(1005サイズの場合)を印加し漏洩電流を測定する。これを20回繰り返す。

- ・保護特性 ピーク電圧…侵入したESDの電圧を部品でどれだけ抑制できたのかを表す指標
低ピーク電圧 → 保護特性 ○
高ピーク電圧 → 保護特性 ×
- ・保護特性 ピーク電流…侵入したESDの電流を部品でどれだけバイパスできたのかを表す指標
低ピーク電流 → 保護特性 ×
高ピーク電流 → 保護特性 ○
- ・絶縁特性 絶縁抵抗…いかに漏洩電流が少ないかを表す指標
低抵抗 → 絶縁性 ×



ピーク電圧、電流測定方法